

¿Programación Paralela?
Aplicaciones para los Procesadores Multicore,
NVIDIA GPUs, PlayStation 3 Cell,...

ENRIQUE S. QUINTANA ORTÍ

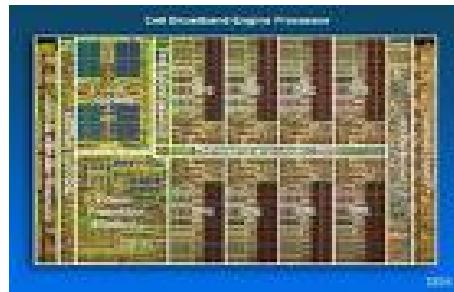
UNIVERSIDAD JAIME I DE CASTELLÓN



Mayo de 2008

Índice

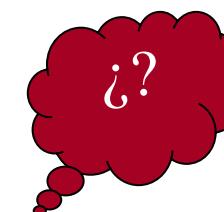
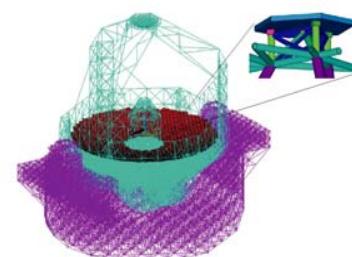
Arquitecturas paralelas



Programación paralela

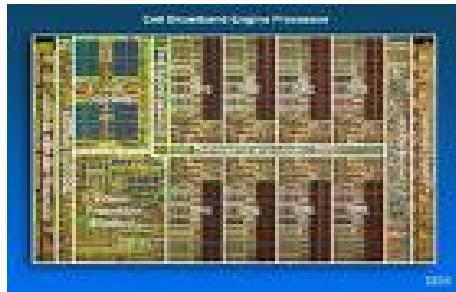


Computación científica



Índice

- Arquitecturas Paralelas



- Programación Paralela
- Computación Científica

Arquitecturas Paralelas

- Ley de Moore (*"Cramming more components onto integrated circuits"*, Gordon E. Moore, *Electronics Magazine*, Abril 1965):

"The complexity for minimum component costs has increased at a rate of roughly a factor of two per year ... Certainly over the short term this rate can be expected to continue, if not to increase. Over the longer term, the rate of increase is a bit more uncertain, although there is no reason to believe it will not remain nearly constant for at least 10 years. That means by 1975, the number of components per integrated circuit for minimum cost will be 65,000. I believe that such a large circuit can be built on a single wafer."

Interpretación habitual:

La velocidad del procesador (o el rendimiento) se dobla cada 18 meses



Interpretación correcta:

El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses

Arquitecturas Paralelas

- Ley de Moore: *El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses*
 - Reducción del tamaño → aumento de la frecuencia
 - Mejoras en la arquitectura:
 - Cachés más grandes



IBM PC
Intel® 8088 @ 4.77 MHz
Sin caché
256 KB RAM



Dell Inspiron 530
Intel® Core™2 Duo @ 2.2 GHz
2MB L2 Cache
RAM a discreción

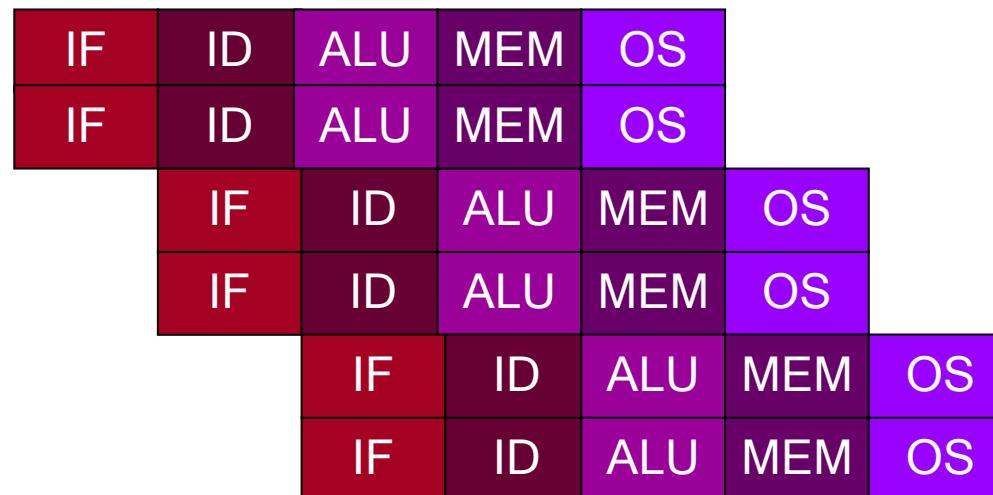
Arquitecturas Paralelas

- Ley de Moore: *El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses*
 - Reducción del tamaño → aumento de la frecuencia
 - Mejoras en la arquitectura:
 - Más paralelismo a nivel de instrucción temporal (segmentación)



Arquitecturas Paralelas

- Ley de Moore: *El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses*
 - Reducción del tamaño → aumento de la frecuencia
 - Mejoras en la arquitectura:
 - Más paralelismo a nivel de instrucción espacial (superescalares, VLIW)



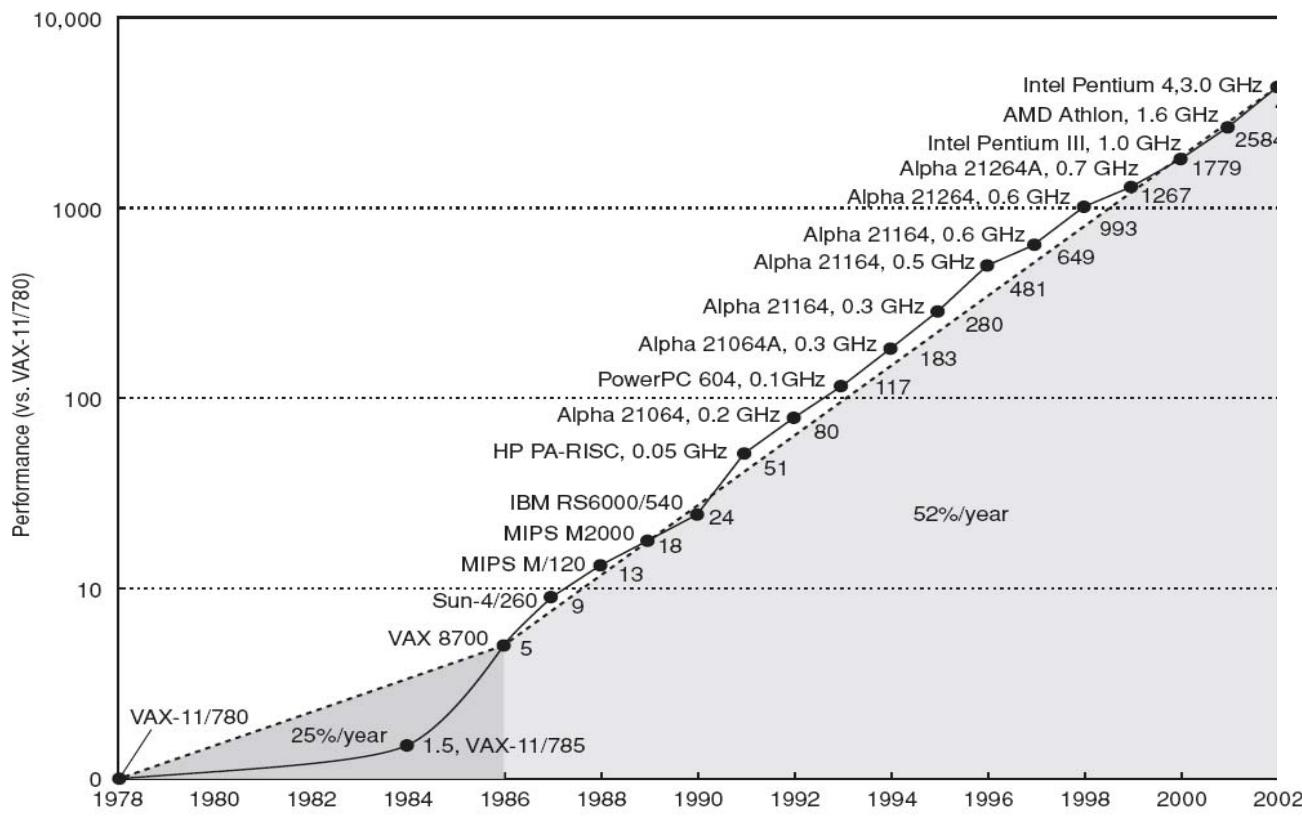
Arquitecturas Paralelas

- Ley de Moore: *El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses*
 - Reducción del tamaño → aumento de la frecuencia
 - Mejoras en la arquitectura:
 - Más paralelismo a nivel de instrucción

| | Etapas de segmentación | Factor de superescalaridad |
|-----------------|------------------------|----------------------------|
| Intel Pentium 4 | 20 | 3 |
| AMD K7 | 14 | 5 |

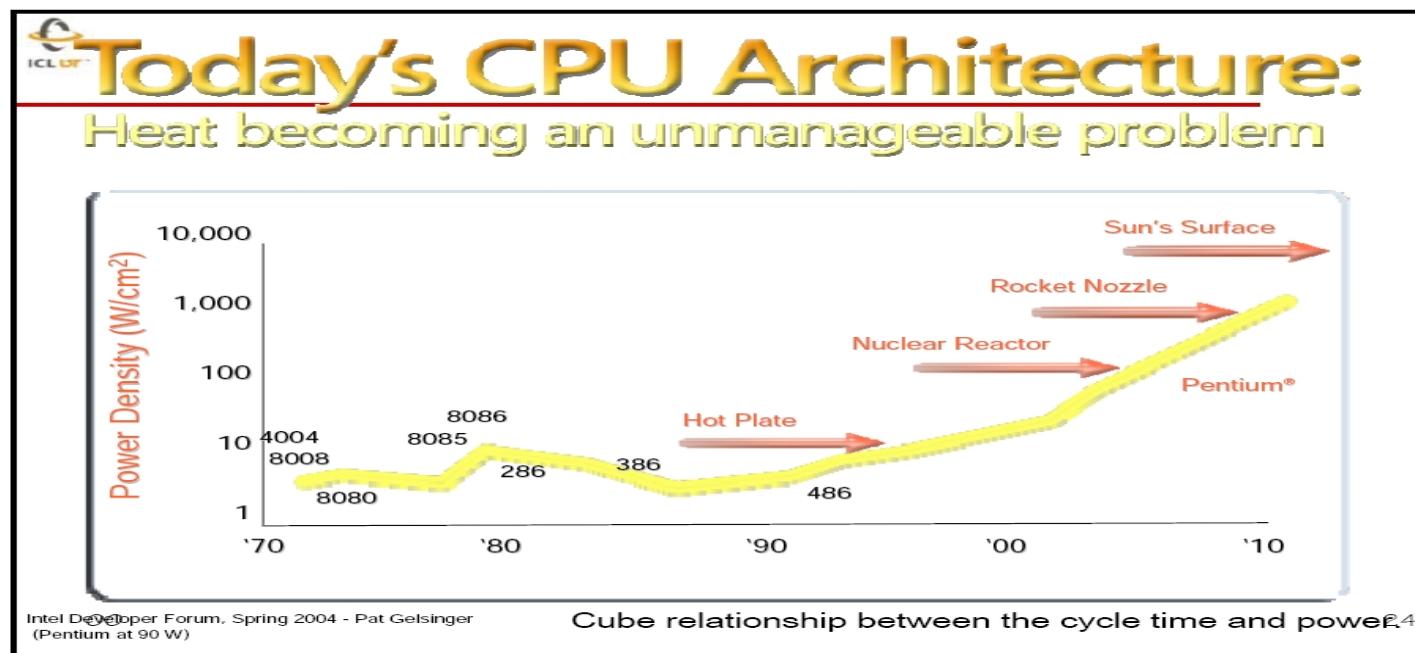
Arquitecturas Paralelas

- Ley de Moore: *El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses*



Arquitecturas Paralelas

- Ley de Moore: *El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses*
 - Reducción del tamaño → aumento de la frecuencia
Consumo y calor disipado proporcional a f^3



Arquitecturas Paralelas

- Ley de Moore: *El número de transistores que pueden integrarse en un dispositivo con un coste determinado se dobla cada 18 meses*

- Mejoras en la arquitectura:
 - Cachés más grandes

A mayor tamaño, mayor coste económico y menor velocidad

- Más paralelismo a nivel de instrucción

La señal de reloj debe llegar “a tiempo” a todo el procesador

No hay más paralelismo a ese nivel

Arquitecturas Paralelas

- Procesadores multinúcleo
 - Intel Xeon QuadCore: 4 núcleos
(prototipo de 80 núcleos)
 - AMD X2: 4 núcleos
 - SUN T1 “Niagara”: 8 núcleos
 - Cray XMT: 24-8000 núcleos
 - ...



- Aceleradores hardware:
 - Cell B.E.: 1+8 núcleos
 - NVIDIA G80: 128 núcleos
 - ClearSpeed X620: 2 x 96 núcleos
 - CISCO Metro: 188 núcleos
 - Intel Larrabee: ¿? Núcleos
 - AMD+ATI
 - ...



Arquitecturas Paralelas

- Resumen:
 - A menos que haya un cambio radical en la tecnología, el futuro es multinúcleo
 - Aquellos que no quieran “adaptarse” a ese futuro, tendrán que conformarse con un sólo procesador a 2-4 GHz

Índice

- Arquitecturas Paralelas
- Programación Paralela



- Computación Científica

Programación Paralela

- No es una novedad, hace mucho que se utiliza en Supercomputación
- Lista de los 500 computadores “más rápidos” del mundo (junio 1993)

| Número de procesadores | Cantidad de superordenadores |
|------------------------|------------------------------|
| 1 | 95 |
| 2 | 72 |
| 3-4 | 98 |
| 5-8 | 57 |
| 9-16 | 25 |
| 17-32 | 33 |
| 33-64 | 38 |
| 65-128 | 30 |
| 129-256 | 8 |
| 257-512 | 13 |
| 513-1,024 | 8 |
| 1,025-2,048 | 23 |

Supercomputador de 6/1993

TMC CM5 @ LANL

- 1,024 SuperSPARC I
- 59.7 GFLOPS

Programación Paralela

- No es una novedad, hace mucho que se utiliza en Supercomputación
- Lista de los 500 computadores “más rápidos” del mundo (nov. 2007)

| Número de procesadores | Cantidad de superordenadores |
|------------------------|------------------------------|
| 33-64 | 1 |
| 65-128 | 3 |
| 257-512 | 7 |
| 513-1,024 | 60 |
| 1,025-2,048 | 268 |
| 2,049-4,096 | 99 |
| 4k-8k | 36 |
| 8k-16k | 18 |
| 16k-32k | 3 |
| 32k-64k | 3 |
| 128k- | 1 |

Supercomputador de 11/2007

IBM BlueGene @ DOE/LLNL

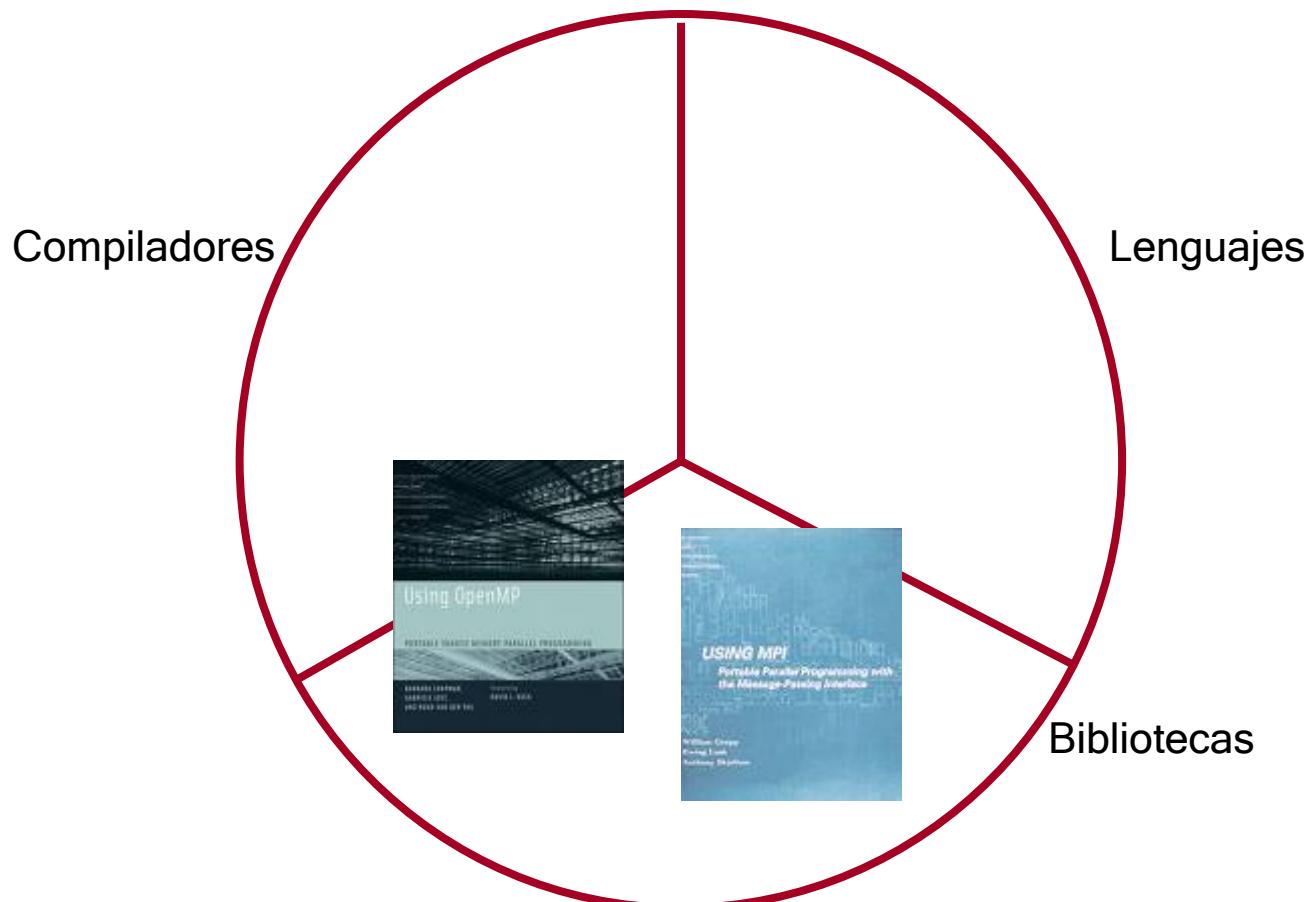
- 212,992 PowerPC 440
- 478,200 GFLOPS

Programación Paralela

- No es una novedad, hace mucho que se utiliza en Supercomputación
- Lista de los 500 computadores “más rápidos” del mundo (nov. 2007)
 - Top 500 en [España: Mare Nostrum](#),...
 - Top 500 por [aplicaciones](#)
 - Top 10: [TATA](#)
 - Aceleradores en el Top 500

Programación Paralela

- Herramientas del pasado y presente



Programación Paralela

- ¿Herramientas del futuro?

Esfuerzo conjunto de universidades y empresas

Microsoft, Intel give US\$20M for multi-core research

Microsoft and Intel are donating \$20 million to two U.S. universities for parallel-computing research

by Elizabeth Montalbano

PC World

Sunday, March 23, 2008; 12:19 AM

Programación Paralela

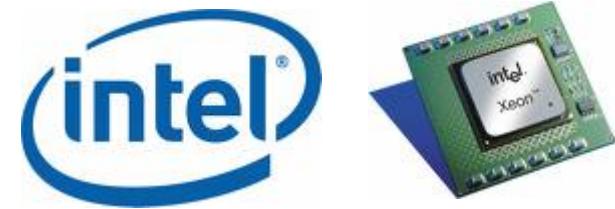
- ¿Herramientas del futuro?

- Lenguajes de programación GAS: UPC, Titanium,...
- OpenMP 3.0
- Cell Superscalar
- Bibliotecas de propósito específico: libFLAME, PLASMA, Spiral
- ...



Programación Paralela

- ¿Herramientas del futuro?



- Intel® Thread Checker for Windows, Linux
- Intel® Thread Profiler for Windows
- Intel® Threading Building Blocks (TBB) for Windows, Linux, Mac OS X
- Intel® Software Development Products:
 - Intel® VTune™ Performance Analyzer
 - Intel® Compilers
 - Intel® Math Kernel Library (Intel® MKL)
 - Intel® Integrated Performance Primitives (Intel® IPP)

Programación Paralela

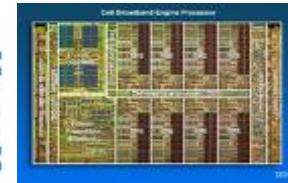
- ¿Herramientas del futuro?



- CUDA for Windows, Linux, Mac OS
- CUBLAS
- CUFFT

Programación Paralela

- ¿Herramientas del futuro?



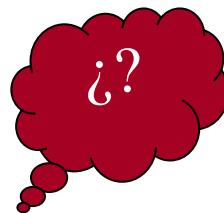
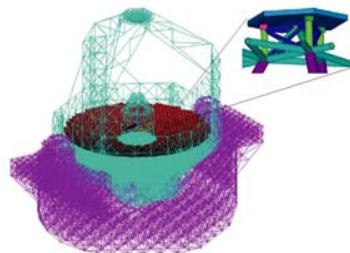
- IBM SDK for Multicore Acceleration Version 3.0, Linux:
 - Accelerator Library and Framework (ALF)
 - Data Communication and Synchronization (DaCS)
 - Basic Linear Algebra Subroutines (BLAS)
 - SPE runtime management library (libSPE)
 - Standardized SIMD math libraries

Programación Paralela

- Resumen:
 - El modo de programar las arquitecturas paralelas está definiéndose en estos momentos
 - Los propios fabricantes de *hardware* son los primeros interesados en proporcionar las herramientas *software* adecuadas

Índice

- Arquitecturas Paralelas
- Programación Paralela
- Computación Científica



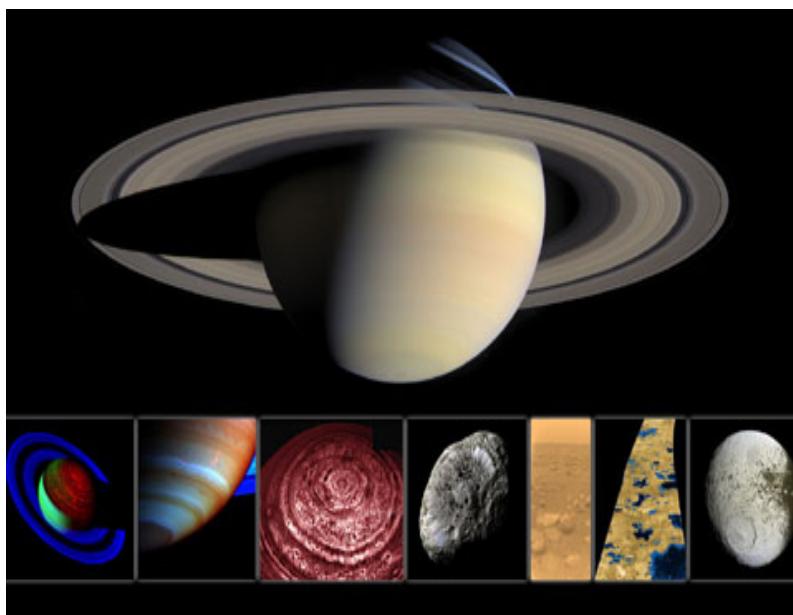
Computación Científica

- Algunos ejemplos:
 - Resonancia magnética en tiempo real (Hospital de Chicago, 1995)
 - Análisis de tensiones en componentes de aviación (Boeing Ltd., 1996)
 - Evaluación del campo gravitatorio terrestre (Dept. of Aerospace Engineering & Engineering Mechanics - The University of Texas at Austin, 2003).
 - Reducción de modelos en diseño y simulación de circuitos VLSI (Philips Research Labs., 2004)
 - Análisis de tensiones en materiales cerámicos (Instituto de Tecnología Cerámica - UJI, 2006)

Remote Exploration and Experimentation (REE) @ JPL



<http://www.jpl.nasa.gov>



Utilizar procesadores, memoria y otra circuitería COTS (*commercial off-the-shelf*) en vehículos espaciales

No necesitan radiación → más económicos y rápidos, menos pesados

Remote Exploration and Experimentation (REE) @ JPL

- Dan S. Katz (Researcher Scientist, Jet Propulsion Lab.):
Las partículas cósmicas y protones de energía pueden afectar a los datos en la circuitería, cambiando los valores



Diseñar una biblioteca de álgebra lineal (sistemas lineales, problemas de mínimos cuadrados, etc.) tolerante a fallos, que detecte el 90% de los errores que pueden ocurrir cuando los datos están en el procesador, con una reducción de prestaciones de, como máximo, el 10%

Remote Exploration and Experimentation (REE) @ JPL

- Una gran parte ($\approx 90\%$) de los cálculos que se realizan en la resolución de sistemas lineales de ecuaciones (eliminación Gaussiana) y problemas de mínimos cuadrados son productos de matrices



$$C = A \cdot B$$

The equation shows three rectangular boxes representing matrices. The first box is blue and labeled C . The second box is maroon and labeled A . The third box is yellow and labeled B . Between the first and second boxes is an equals sign (=). To the right of the second and third boxes is a dot (·), indicating matrix multiplication.

Remote Exploration and Experimentation (REE) @ JPL

- Test mediante productos matriz-vector

$$C = A \cdot B \leftrightarrow$$



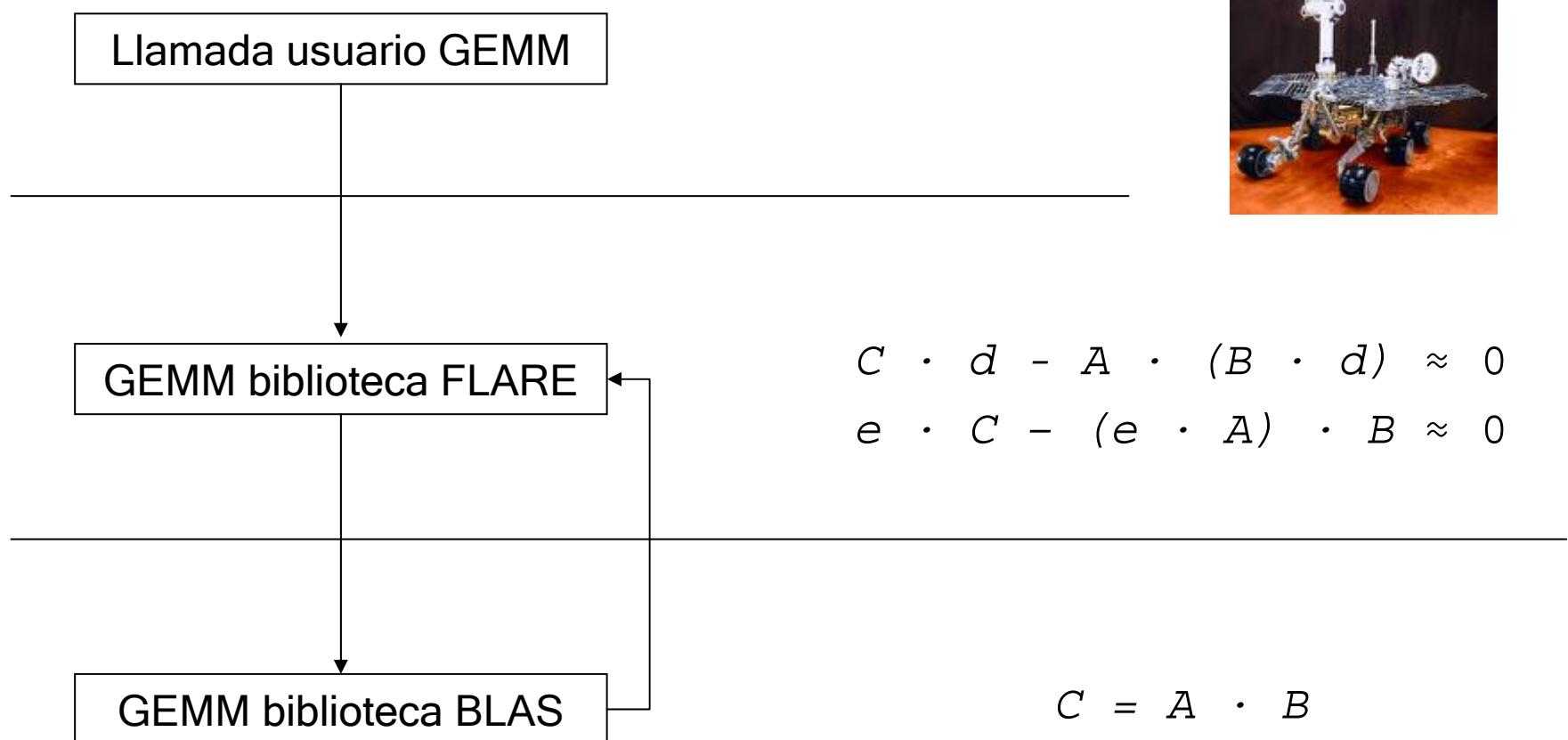
dados vectores d y e , de las dimensiones apropiadas,

$$\begin{aligned} C \cdot d - A \cdot (B \cdot d) &= 0 \\ e \cdot C - (e \cdot A) \cdot B &= 0 \end{aligned}$$

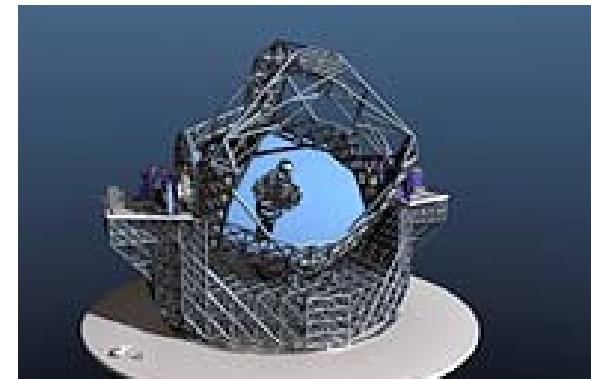
Coste computacional producto matriz-matriz ($n \times n \times n$): $2n^3$ flops

Coste computacional producto matriz-vector: $2n^2$ flops

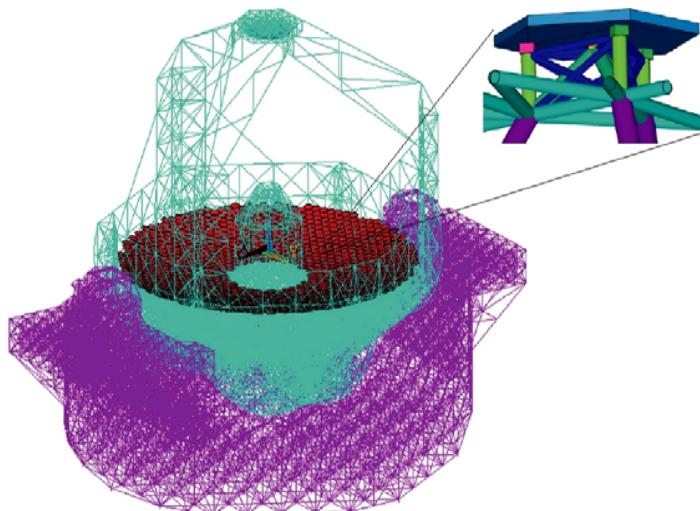
Remote Exploration and Experimentation (REE) @ JPL



The European Extremely Large Telescope



<http://www.eso.org/public/astronomy/projects/e-elt.html>



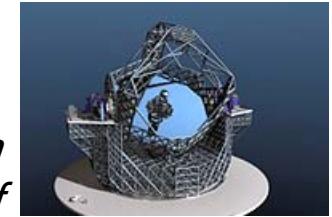
Construir un telescopio terrestre
capaz de detectar sistemas
planetarios, agujeros negros y otros
fenómenos astronómicos

The European Extremely Large Telescope

- Bryan Marker (Software Engineer, National Instruments):

“Moving the mirrors of the telescope will require computing a continuous sequence of dense matrix-vector products of dimension $10,000 \times 10,000$ in less than 1 ms each.

If the computation is not completed in time, the atmosphere might have changed (i.e., clouds, wind, etc.) or the mirror might have been moved by vibration caused by the wind. “



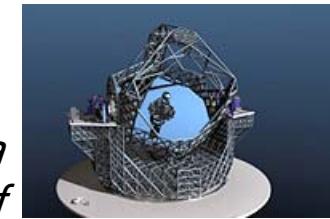
$$y^{(j)} = A \cdot x^{(j)}, \quad j=0, 1, 2, \dots$$

donde A es una matriz densa y $x^{(j+1)}$ no se conoce hasta que $y^{(j)}$ se ha calculado

The European Extremely Large Telescope

- Bryan Marker (Software Engineer, National Instruments):
“Moving the mirrors of the telescope will require computing a continuous sequence of dense matrix-vector products of dimension 10,000 x 10,000 in less than 1 ms each.
If the computation is not completed in time, the atmosphere might have changed (i.e., clouds, wind, etc.) or the mirror might have been moved by vibration caused by the wind. “
- Producto matrix-vector (M-V):

$$Y = A \cdot X$$
$$= \begin{matrix} \text{blue vertical bar} \\ \text{red square} \\ \text{yellow vertical bar} \end{matrix} \cdot \begin{matrix} \text{red vertical bar} \\ \text{blue square} \\ \text{green vertical bar} \end{matrix}$$

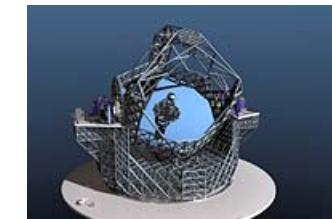


The European Extremely Large Telescope

- Producto M-V ($n \times n$) *en procesadores tradicionales*:

$$n \times n + 2n \text{ números reales} \approx 763 \text{ MB}$$

¡Sin problemas!



$$2n^2 \text{ operaciones en coma flotante en 1 ms} \approx 200 \text{ GFLOPS}$$

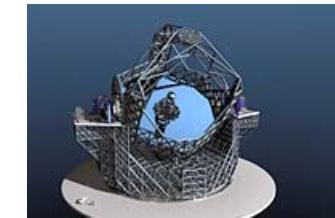
¿Intel Pentium 4 @ 3.4 GHz?

¿Intel Itanium2 @ 1.6 GHz?

The European Extremely Large Telescope

- Producto M-V *en procesadores tradicionales*: ¿200 GFLOPS?

Intel Pentium 4 @ 3.4 GHz
4 flops/ciclo → 13.6 GFLOPS

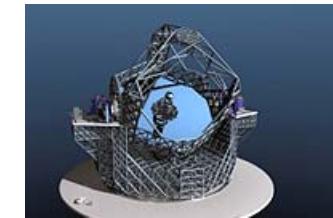


Intel Itanium2 @ 1.6 GHz
6 flops/ciclo → 9.6 GFLOPS

The European Extremely Large Telescope

- Producto M-V *en procesadores tradicionales*: ¿200 GFLOPS?

Intel Pentium 4 @ 3.4 GHz
4 flops/ciclo → 13.6 GFLOPS



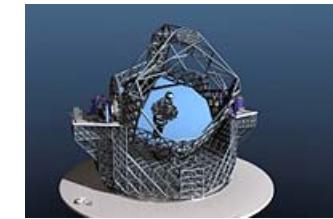
Realmente, la velocidad de esta operación está limitada
por el ancho de banda del bus del sistema
→ 0.96 GFLOPS

El bus del sistema es único, no importa cuantos núcleos
(cores) utilicemos la transferencia de la matriz es
demasiado lenta

The European Extremely Large Telescope

- Producto M-V *en GPUs*: ¿200 GFLOPS?

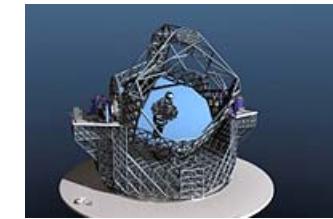
NVIDIA G80 575 MHz
→ 374 GFLOPS



The European Extremely Large Telescope

- Producto M-V *en GPUs*: ¿200 GFLOPS?

NVIDIA G80 575 MHz
→ 374 GFLOPS



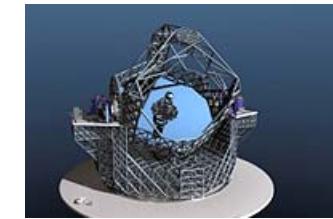
La matriz sólo debe transferirse de RAM a memoria vídeo al principio → la velocidad del bus del sistema sólo importa para la transferencia de los vectores

La velocidad del bus que une la memoria vídeo y las unidades de procesamiento de la GPU es muy rápida

The European Extremely Large Telescope

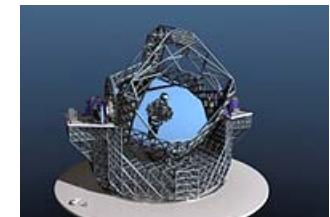
- Producto M-V *en GPUs*: ¿200 GFLOPS?

NVIDIA G80 575 MHz
→ 374 GFLOPS



The European Extremely Large Telescope

- Producto M-V *en GPUs*: ¿200 GFLOPS?



NVIDIA G80 575 MHz
→ 374 GFLOPS



x
→



0.065 ms

$$Y = A \cdot x$$

9.919 ms



y
←



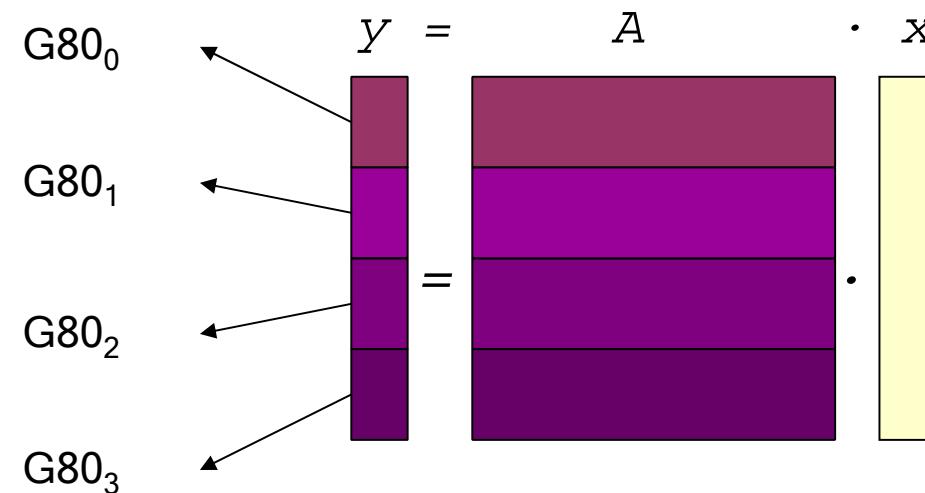
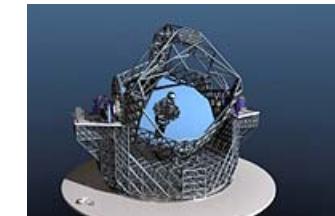
0.065 ms
Total: 10.049 ms
19.9 GFLOPS

The European Extremely Large Telescope

- Producto M-V *en GPUs*: ¿200 GFLOPS?

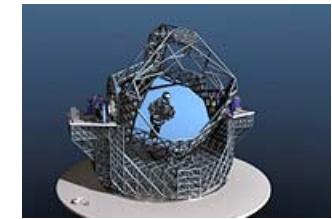
NVIDIA Tesla S870 ($4 \times$ G80 575 MHz)

$\rightarrow 4 \times 374$ GFLOPS



The European Extremely Large Telescope

- Producto M-V *en GPUs*: ¿200 GFLOPS?



NVIDIA Tesla S870 (4 x G80 575 MHz)
→ 4 x 374 GFLOPS



X
→



$4 \cdot 0.065 \text{ ms}$

$$Y = A \cdot x$$

2.361 ms



Y
←



$4 \cdot 0.035 \text{ ms}$
ms

Total: 2.761

Computación Científica

- Ejemplos de otros “juegos” para el Cell B.E. y NVIDIA GPUs:
 - MS on Scientific Computing on [GPUs](#)
 - Minisymposium on [Cell BE](#) Technologies

Para Concluir...

- A menos que encontremos una nueva tecnología revolucionaria, las arquitecturas paralelas son el futuro
 - Son fáciles de construir
 - Son económicas

Para Concluir...

- Sin embargo, si no resolvemos el problema de la programación, esas mismas arquitecturas están destinadas al fracaso
 - Los fabricantes de hardware y las universidades (de EE.UU.) están prestando mucha atención a las herramientas de programación paralela
 - PP.EE. Titulaciones CS en EE.UU.

Para Concluir...

- El número de problemas de ciencia e ingeniería que requieren conocimientos de computación científica y paralela es muy grande
 - <http://www.osti.gov/servers/labtitls.html>



Argonne National Lab.
1,000 científicos (750 doctores)

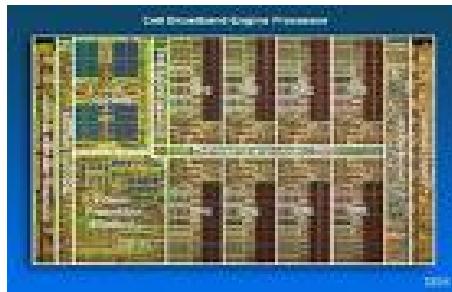


Barcelona Supercomputing Center
≈ 200 científicos

- Desgraciadamente, pocos de esos problemas son visibles en España

Gracias por la Atención

Arquitecturas paralelas



Programación paralela



Computación científica

